

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-083839

(43)Date of publication of application : 26.03.1996

(51)Int.Cl.

H01L 21/768

(21)Application number : 07-128488

(71)Applicant : TEXAS INSTR INC <TD>

(22)Date of filing : 26.05.1995

(72)Inventor : HAVEMANN ROBERT H  
JENG SHIN-PUU

(30)Priority

Priority number : 94 250063

Priority date : 27.05.1994

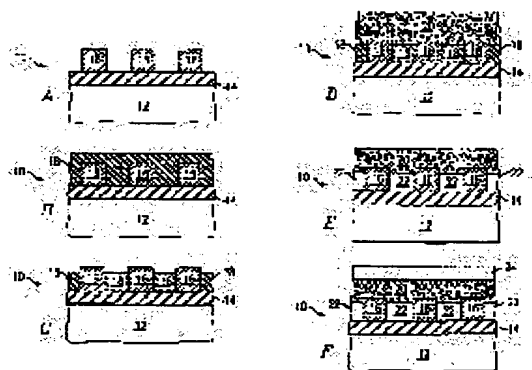
Priority country : US

## (54) SEMICONDUCTOR DEVICE HAVING AIR GAPS BETWEEN METALLIC CONDUCTORS AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PURPOSE: To enable electrostatic capacitive couplings between circuit conductors to be significantly reduced by a method, wherein a porous dielectric layer is deposited on removable solid layers and metallic conductors so as to remove removable solid layers through the porous dielectric layer.

CONSTITUTION: A first oxide layer 14 is deposited on a substrate 12 and then a metallic mutually connecting layer is further deposited on the layer 14, so as to form metallic conductors 16 after previously specified patterns by etching away the metallic mutually connecting layer. Next, removable solid layers 18 are deposited on the metallic conductors 16 and the first oxide layer 14 for etching away the crests of the solid layers 18 to expose the crests of the metallic conductors 16. Next, a porous dielectric layer 20 is deposited on the removable solid layers 18 and the metallic conductors 16, for removing the removable solid layers 18 through the porous dielectric layer 20 to form air gaps 22. In such a constitution, material bodies with very low dielectric constant such as these air gaps in the compound dielectric constant, e.g., about 1.25 can be secured, and as a resultant, sidewall electrostatic capacity value between the metallic conductors 16 is reduced.



## LEGAL STATUS

[Date of request for examination]

07.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-83839

(43) 公開日 平成8年(1996)3月26日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/768

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/ 90

N

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号 特願平7-128488

(22) 出願日 平成7年(1995)5月26日

(31) 優先権主張番号 2 5 0 0 6 3

(32) 優先日 1994年5月27日

(33) 優先権主張国 米国 (US)

(71) 出願人 590000879

テキサス インストルメンツ インコーポ  
レイテッド

アメリカ合衆国テキサス州ダラス, ノース  
セントラルエクスプレスウェイ 13500

(72) 発明者 ロバート エイチ. ハイブマン

アメリカ合衆国テキサス州ガーランド, ス  
ティルウオーター コート 7413

(72) 発明者 シン - プー ジェング

アメリカ合衆国テキサス州プラノ, エバー  
グリーン ドライブ 2508

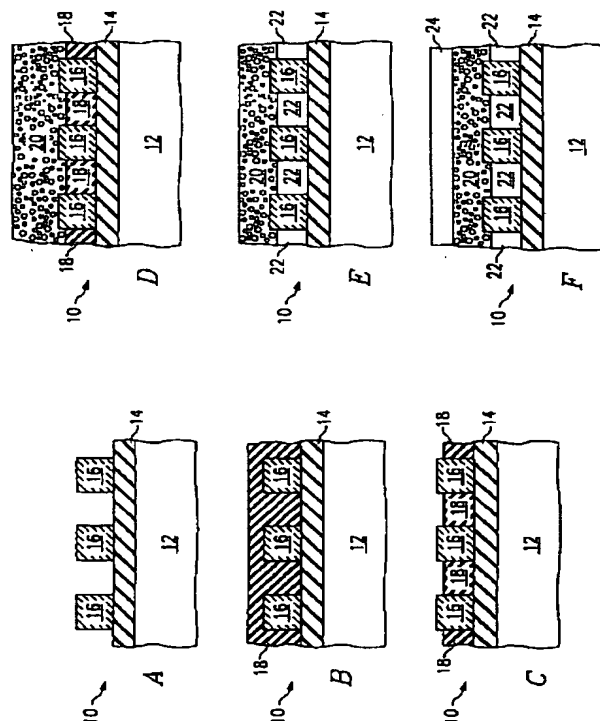
(74) 代理人 弁理士 浅村 皓 (外3名)

(54) 【発明の名称】 金属導線の間空隙を備えた半導体装置とその製造法

(57) 【要約】

【目的】 回路の導線間の静電容量的結合が大幅に小さい半導体装置とその製造法を提供する。

【構成】 基板の上に、金属層が沈着される。前記金属層がエッチングされて、金属導線が作成される。前記金属導線の間、除去可能な固体層が沈着される。前記除去可能な固体層と前記導線との上に、多孔質誘電体層が沈着される。そして前記多孔質誘電体層の下の前記金属導線の間空隙を作成するために、前記除去可能な固体層が前記多孔質誘電体層を通して除去される。前記空隙は小さな誘電率を有し、その結果、前記金属導線の側壁静電容量値が小さくなる。



## 【特許請求の範囲】

【請求項 1】 基板の上に金属層を沈着する段階と、  
頂部を有する金属導線を作成するために前記金属層を予め定められたパターンにエッチングする段階と、  
前記金属導線の間に除去可能な固体層を沈着する段階と、  
前記除去可能な固体層と前記金属導線との上に多孔質誘電体層を沈着する段階と、  
前記多孔質誘電体層の下の前記金属導線の間に空隙を作成するために、前記多孔質誘電体層を通して前記除去可能な固体層を除去する段階と、を有する、半導体装置の金属導線の間に空隙を作成する方法。

【請求項 2】 基板の上に作成された金属導線と、  
前記金属導線の少なくとも一部分の間に空隙と、  
前記金属導線と前記空隙との上に 10%~50% の多孔質通電体層と、  
前記多孔質通電体層の上の非多孔質通電体層と、を有する、金属導線の間に空隙を備えた半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、全体的に言えば、半導体装置の製造に関する。さらに詳細に言えば、本発明は、金属導線の間に誘電率の小さな材料として空隙を用いることに関する。

## 【0002】

【従来の技術およびその問題点】 半導体は、ラジオやテレビジョンなどの電子装置の集積回路に広く用いられている。このような集積回路は、典型的には、単結晶シリコンの中に製造された多数個のトランジスタを用いている。最近の多くの集積回路は、相互接続のための多重レベルのメタライゼーションを有している。1つのチップの上に行きわたる多くの機能を集積することが必要であるために、個々のトランジスタの寸法を縮小する方法と、チップの上に通常に集積される他の装置の寸法を縮小する方法が、半導体産業界において研究されている。けれども、装置の寸法をさらに小さくすることは、種々の好ましくない効果を生ずる。これらの効果の1つとして、回路の中の導線の間の静電容量的結合が増加することが挙げられる。したがって、現在の多重レベル・メタライゼーション装置において RC 時定数を小さくすることは、緊急の課題である。

【0003】 導電体の間の静電容量値は、これらの導電体を分離するのに用いられる絶縁体、すなわち、誘電体に大いに依存している。従来の半導体製造法は、通常、誘電体として二酸化シリコンを用いている。この二酸化シリコンの誘電率は約 3.9 である。考えられる可能な最低の誘電率、すなわち、理想的な誘電率は 1.0 である。この理想的な誘電率 1.0 は真空の誘電率であり、一方、空気の誘電率は 1.001 より小さい。

## 【0004】

【問題点を解決するための手段】 金属導線の間に空隙を備えた半導体装置と、その製造法が開示される。この半導体装置の導線の間の複合誘電率は小さく、例えば、約 1.25 であり、それにより、回路の中の導線の間の静電容量的結合は大幅に小さくなるであろう。

【0005】 本発明は、半導体装置の金属導線の間に空隙を作成する方法と、この方法により製造される半導体装置とに関する。金属層が基板の上に沈着される。この金属層にエッチングが行われて、金属導線が作成される。除去可能な固体層が、これらの金属導線の間に沈着される。この除去可能な固体層と金属導線との上に、多孔質誘電体層が沈着される。この多孔質誘電体層の下の前記金属導線の間に空隙を作成するために、除去可能な固体層が多孔質誘電体層を通して除去される。

【0006】 また別の好ましい実施例では、金属層が基板の上に沈着され、そしてこの金属層の上に第 1 酸化物質層が沈着される。この第 1 酸化物質層と金属層にエッチングが行われて、エッチングされた酸化物と金属導線とが作成され、および露出した基板部分ができる。エッチングされた酸化物の上と、金属導線の上と、基板の露出した部分の上とに、除去可能な固体層が沈着される。少なくともエッチングされた酸化物の頂部から、除去可能な固体層を低くするために、除去可能な固体層の頂上部分が除去される。この除去可能な固体層の上と、少なくともエッチングされた酸化物の上と、多孔質誘電体層が沈着される。多孔質誘電体層の下のエッチングされた酸化物の部分と金属導線との間に空隙を作成するために、除去可能な固体層が多孔質誘電体層を通して除去される。

【0007】 本発明の 1 つの利点は、金属導線の間に空隙を作成する新規な方法が得られることである。空隙は小さな誘電率を有し、そしてその結果、金属導線の間の側壁静電容量値が小さくなる。

【0008】 また別の好ましい実施例のさらに別の利点は、金属導線の頂部の上に比較的厚い酸化物質層が備えられることにより、処理工程の余裕度が増大することである。それにより、さらに厚い除去可能な固体層を作成することが可能になる。また、金属導線の頂部の近くおよび金属導線の頂部の角の近くに空隙を作成することができ、それにより、導線の間の縁 (fringing) 静電容量値が小さくなる。

## 【0009】

【実施例】 添付図面を参照しての下記説明により、本発明をさらによく理解することができるであろう。添付図面において、特に断らない限り、図面は異なっても同等な部品には同等な番号または記号が付される。

【0010】 本発明の好ましい実施例の製造とその利用が、下記で詳細に説明される。けれども、本発明により、広範囲の具体的な関係において、多くの応用可能な発明の概念が得られることが分かるはずである。説明さ

れる特定の実施例は、本発明を理解しそして利用する具体的な方法を単に例示したものであって、本発明の範囲がそれらに限定されることを意味するものではない。

【0011】下記の説明は、いくつかの好ましい実施例およびまた別の実施例の概要とそれらの製造法の説明で

ある。図面は異なっても対応する番号および記号は、特に断らない限り、対応する部分を示す。下記の表1は、これらの実施例の素子と図面の概要である。

【0012】

【表1】

図面の素子	好ましい例または特定の例	通常の用語	また別の他の例または説明
10	半導体ウエハ	半導体装置	ハイブリッド半導体。
12	シリコン	基板	他の金属相互接続層または半導体素子（例えば、トランジスタ、ダイオード）であることができる。 化合物半導体（例えば、GaAs、InP、Si/Ge、SiC）。 絶縁体、セラミックス、など。
14	SiO <sub>2</sub>	第1酸化物層	TEOS（テトラエトキシシラン：Tetraethoxysilane）、 PETEOS（プラズマ増強TEOS）、 BPSG（ホウ素リン酸塩ケイ酸塩ガラス：boron phosphate silicate glass）、他の誘電体材料。
16	アルミニウム	金属導線	TiN/AlCu/TiNの3層。 Al、Cu、Mo、W、Ti、Siの合金。 ポリシリコン、ケイ化物、窒化物、炭化物。 TiまたはTiNの下の層を有するAlCu合金。 金属相互接続層。
18	フォトレジスト	除去可能な固体層	ポリイミド、ポリレン、またはテフロンのようなポリマ。エレクトロレジスト。固体有機物または固体無機物。BCB（ビスベンゾシクロブテン：bisbenzocyclobutene）、PMMA（ポリ-[メチルメタクリレート]：poly-methyl methacrylate）。
20	二酸化シリコンに基づくセラゲル	多孔質誘電体層	エーロゲル。 CO <sub>2</sub> ガスに対し十分な孔を有するスピン・オン（spin-on）材料またはそれを通して移動する液体。
22		空隙	「空気」はここで用いられる時、空洞、不活性ガスまたは真空を含むことができる。
24	PETEOS	非多孔質誘電体層	SiO <sub>2</sub> 、Si <sub>3</sub> N <sub>4</sub> （窒化シリコン）
26		不活性化層（Passivating layer）	（例えば整合した）酸化物層または窒化物層。低温でプラズマにより沈着されたSiO <sub>2</sub> 。SACVDまたはLP-CVD酸化物層、プラズマで増強された窒化物層。
28	SiO <sub>2</sub>	第2酸化物層のエッチングされた部分	CVD酸化物層。

【0013】図1Aは、半導体ウエハの横断面図であって、この半導体ウエハの上で本発明の好ましい第1実施例が実施される。半導体ウエハ10は基板12を有する。基板12は、当業者にはよく知られているように、例えば、トランジスタ、ダイオードおよび他の半導体素

子（図示されていない）を有することができる。基板12はまた、金属相互接続層を有することができる。第1酸化物層14が基板12の上に沈着され、そしてTEOS（テトラエトシロキサン：tetraethoxysilane）で構成されることができる。第1酸化物

層 14 はまた、PETEOS (プラズマで増強されたテトラエシロキサン)、BPSG (ホウ素リン酸塩ケイ酸塩ガラス: boron phosphate silicate glass)、または他の誘電体材料で構成されることができる。第 1 酸化層 14 の上に、金属相互接続層が沈着される。この金属相互接続層はアルミニウムで構成されることが好ましいが、しかし例えば、チタン・タングステン/アルミニウムの 2 重層、または他の金属で構成することもできる。金属相互接続層は、エッチングされた線、すなわち、金属導線 16 を形成するために、エッチングにより予め定められたパターンに作成される。

【0014】図 1B は、金属導線 16 と第 1 酸化層 14 との上に、除去可能な固体層 18 が沈着された後のウエハ 10 の図を示す。通常、除去可能な固体層 18 はポリマであり、そしてフォトレジストであることが好ましいが、しかしまた、ポリイミド、パリレン、テフロン、または BCB のようなポリマであることもできる。その後、図 1C に示されているように、金属導線 16 の少なくとも頂部を露出するために、除去可能な固体層の頂部が (例えば、再び行われるエッチングにより) 除去される。除去可能な固体層 18 の上に、多孔質誘電体層 20 が沈着され、そして図 1D に示されているように、金属導線 16 の少なくとも頂部の上に沈着される。多孔質誘電体層 20 は多孔度が 10%~50% であるシリカを基本とするキセロゲルで構成されることが好ましいが、除去可能な固体層 18 の分子がそれを通して移動するのに十分に大きな孔を有する、他の材料をまた用いることができる。除去可能な固体層 18 に用いることができる材料が、酸素 (この酸素は、例えば、空気、または酸素を含む他の雰囲気、または酸素プラズマまたはオゾンを含む他の雰囲気であることができる) の中で分解することがまた好ましい。

【0015】多孔質誘電体層 20 が平坦化されるであろう。その後、除去可能な固体層 18 が、多孔質誘電体層 20 を通して除去され、図 1E に示されているような空隙 22 が作成される。除去可能な固体層 18 のこの除去は、フォトレジストを蒸発させるために、すなわち、フォトレジストを焼き払うために、ウエハを高い温度 (典型的には 100℃ 以上の温度) の酸素または酸素プラズマに晒すことにより行われることが好ましい。酸素は多孔質誘電体層 20 を通って移動して除去可能な固体層 18 に到達し、そして固体層 18 を気体に変換し、そしてこの気体が多孔質誘電体層 20 を逆方向に移動して外に排出される。好ましい実施例では、フォトレジストは酸素と反応し、CO<sub>2</sub> または CO のいずれかを含む気体である副生成物ができる。フォトレジストは蒸発する (この固体の反応生成物は気体を形成する)。温度が高いと反応が促進され、そして酸素が存在すると反応する温度が低くなる。もし純粋なポリマが用いられるならば、除

去可能な固体層 18 の全部が除去され、そして空隙 22 のみが後に残るであろう。この「空隙」の中はまた、不活性ガスまたは真空中で構成されるであろう。空隙 22 により、複合誘電率が例えば約 1.25 であるというように、誘電率の非常に小さな材料体が得られる。最後に、図 1F に示されているように、多孔質誘電体層 20 の上に非多孔質誘電体層 24 が沈着される。非多孔質誘電体層 24 は CVD 酸化物であることが好ましい。非多孔質誘電体層 24 により、多孔質誘電体層 20 は湿気に対して封止され、および構造的に優れた特性の支持体と優れた特性の熱伝導率が得られ、および多孔質誘電体層 20 を不活性化する機能が得られる。その後、次の処理工程、例えば、非多孔質誘電体層 24 の平坦化工程、または半導体層、絶縁体層および金属層をさらに沈着する工程およびエッチングする工程 (図示されていない) をさらに実行することができる。

【0016】図 2 は、第 2 実施例の図である。金属導線 16 が基板 12 の上に直接に作成され、その後、第 1 実施例で説明されたのと同じ段階が実行される。この実施例では、基板 12 を絶縁体で構成することができる。図 1 および図 2 に示された第 1 実施例および第 2 実施例に対する流れ図が、図 3 に示されている。

【0017】有機物ポリマは、第 1 酸化層 14 の表面または金属導線 16 の側面部分に結合していないことが好ましいので、これらの表面は不活性化されていなければならない。そしてこれらの表面により、漏洩電流に対する経路として作用することが可能な活性表面を得ることができる。図 4A は、本発明の第 3 実施例の図である。この実施例では、(例えば整合した) 不活性化層 26 は、第 1 酸化層 14 の露出した表面を不活性化することと、導線間の漏洩を防止することとの両方の機能を行う。第 4 実施例 (図 4B) では、金属導線をガスに対して露出させて反応させ、そして金属導線 16 の周囲にのみ不活性化層が形成される。

【0018】図 5A~図 5D は、本発明の好ましい第 5 実施例の図である。図 5A は半導体ウエハの横断面図であって、この半導体ウエハの上で本発明のこの実施例が実行される。半導体ウエハ 10 の基板 12 の上に、第 1 酸化層 14 が沈着される。第 1 酸化層 14 の上に、金属相互接続層が沈着され、そしてこの金属相互接続層の上に、第 2 酸化層が沈着される。この第 2 酸化層の厚さは、金属相互接続層の高さの約 50%~100% であることが好ましい。これらの第 2 酸化層と金属相互接続層が予め定められたパターンに (通常、別々のエッチング段階で) エッチングされて、エッチングされたラインが作成される。すなわち、金属導線 16 の頂部の上に残っている第 2 酸化層のエッチングされた部分 28 を有する金属導線 16 が作成される。

【0019】第 2 酸化層と金属導線 16 のエッチングされた部分 28 との上に、除去可能な固体層 18 が沈着

10

20

30

40

50

される。その後、除去可能な固体層 1 8 が（例えば、再度のエッチングにより）除去され、図 5 B に示されているように、第 2 酸化物層のエッチングされた部分 2 8 の少なくとも頂部が露出される。第 2 酸化物層のエッチングされた部分 2 8 の 7 0 % ~ 9 0 %（しかしまた、6 0 % ~ 1 0 0 % が適切である）が、再度のエッチング段階の後、除去可能な固体層 1 8 で被覆されたままであることが好ましい。図 5 C に示されているように、除去可能な固体層 1 8 の上と第 2 酸化物層のエッチングされた部分 2 8 の少なくとも頂部の上に、多孔質誘電体層 2 0 が沈着される。この多孔質誘電体層 2 0 が平坦化され、そしてその後、（第 1 実施例で説明されたように）除去可能な固体層 1 8 が多孔質誘電体層 2 0 を通して除去され、それにより空隙 2 2 を作成することができる。最後に、図 5 D に示されているように、多孔質誘電体層 2 0 の頂部の上に非多孔質誘電体層 2 4 を沈着することができる。次に、その後に続く処理工程段階、例えば、非多孔質誘電体層 2 4 の平坦化工程、または半導体層、絶縁体層および金属層のまた別の沈着工程およびエッチング工程（図示されていない）を実行することができる。

【0020】第 6 実施例は、第 3 実施例に対して説明されたように（金属導線 1 6 が別に処理されることができる、または図 4 B のようにまた処理されることができる）、第 2 酸化物層と、金属導線 1 6 と、第 1 酸化物層 1 4 と（図 6 A および図 6 B）のエッチングされた部分 2 8 の上に不動態度化層 2 6 を備えた第 5 実施例を含む。

【0021】除去可能な固体層 1 8 を除去するまた別の方法は、アセトンのような溶媒をウェハに与える段階を有することによる方法である。ウェハを激しく動かすことにより、溶媒が多孔質誘電体層 2 0 を通って移動し、除去可能な固体層 1 8 に到達するのを促進させることができる。溶媒はポリマ 1 8 を溶解し、そして次に真空を用いて、多孔質誘電体層 2 0 を通して、溶解した除去可能な固体層 1 8 の気体副生成物を除去することができる。

【0022】本発明により、小さな誘電率の材料を必要とする半導体に対し有益である空隙を、金属導線の間に作成する新規な方法が得られる。この空隙は小さな誘電率を有し、そしてその結果、金属導線の側壁間の静電容量値が小さくなる。前記で説明した第 5 実施例は、金属導線の頂部の上に第 2 酸化物層を有することにより、除去可能な固体層をさらに厚く作成することができるので、処理工程の余裕度が増大するというまた別の利点を得られる。また、空隙を金属導線の頂部の近くまたは頂部の角の近くに作成して、導線間の縁静電容量値を小さくすることができる。

【0023】通常、多孔質層のキセロ方式（x e r o g e l - t y p e）での作成が好ましい。この処理工程では、TEOS のようなガラス形成体を含有する溶液が張

られ、そして（典型的には pH 変化により）ゲル化され、そして熟成され、そして乾燥されて、稠密な（多孔度 1 0 % ~ 5 0 %）孔あき固体が作成される。このような処理工程は、乾燥期間中に、大幅な永久的縮小（稠密化）が起こる。エーロゲル方式での処理工程をまた用いることができるが、この処理工程では大幅な永久的縮小を避けることができ、そして高い多孔度（例えば、9 5 % 以上の多孔度）を得ることができる。エーロゲル方式の多孔度によりさらに小さな層間静電容量値を得ることができるが、この稠密な層は構造的に良好であり、そして好ましい層である。

【0024】例示された実施例について本発明が説明されたが、この説明は、本発明の範囲がこれらの実施例に限定されることを意味するものではない。例示された実施例を種々に変更した実施例および種々に組み合わせた実施例、および本発明の他の実施例が可能であることは、前記説明から当業者にはすぐに分かるであろう。好ましくはないけれども、除去可能な固体層は、昇華により、多孔質層を通して除去することができる。したがって、本発明はこのような変更実施例をすべて包含するものである。

【0025】以上の説明に関して更に以下の項を開示する。

（1） 基板の上に金属層を沈着する段階と、頂部を有する金属導線を作成するために前記金属層を予め定められたパターンにエッチングする段階と、前記金属導線の間に除去可能な固体層を沈着する段階と、前記除去可能な固体層と前記金属導線との上に多孔質誘電体層を沈着する段階と、前記多孔質誘電体層の下の前記金属導線の間に空隙を作成するために、前記多孔質誘電体層を通して前記除去可能な固体層を除去する段階と、を有する、半導体装置の金属導線の間に空隙を作成する方法。

（2） 第 1 項記載の方法において、前記除去可能な固体層を除去する前記段階の後、前記多孔質誘電体層の上に非多孔質誘電体層を沈着する段階をさらに有する、前記方法。

（3） 第 1 項記載の方法において、前記金属層をエッチングする前記段階の後、前記基板の一部分が露出されたままである、前記方法。

（4） 第 3 項記載の方法において、前記除去可能な固体層を沈着する前記段階の期間中に、前記基板の前記露出された部分の上に前記除去可能な固体層がまた沈着される、前記方法。

（5） 第 1 項記載の方法において、前記除去可能な固体層を沈着する前記段階の後、少なくとも前記導線の頂部から、前記除去可能な固体層を低くするために前記除去可能な固体層の頂部を除去する段階をさらに有する、前記方法。

（6） 第 1 項記載の方法において、金属導線を作成するために前記金属層を予め定められたパターンにエッチ

ングする前記段階の後、少なくとも前記金属導線の上に不活性化層を作成する段階をさらに有する、前記方法。

(7) 第3項記載の方法において、前記不活性化層が酸化物で構成される、前記方法。

【0026】(8) 第1項記載の方法において、基板の上に金属層を沈着する前記段階の後、酸化物層を沈着する段階と、前記酸化物層を予め定められたパターンにエッチングする段階とをさらに有する、前記方法。

(9) 第1項記載の方法において、前記除去可能な固体層がポリマであり、かつ前記除去可能な固体層を前記多孔質誘電体層を通して除去する前記段階が前記除去可能な固体層を蒸発させるために前記ウエハを酸素中で加熱する段階を有する、前記方法。

(10) 第1項記載の方法において、前記除去可能な固体層を前記多孔質誘電体層を通して除去する前記段階が前記除去可能な固体層を溶解するために、前記多孔質誘電体層を透過する溶媒を前記ウエハに与える段階と、前記溶解した除去可能な固体層を前記多孔質誘電体層を通して除去する段階と、を有する、前記方法。

(11) 第7項記載の方法において、前記溶解した除去可能な固体層を前記多孔質誘電体層を通して除去する段階が前記溶解した除去可能な固体層を蒸発させるために前記ウエハを加熱する段階を有する、前記方法。

(12) 第7項記載の方法において、前記溶解した除去可能な固体層を前記多孔質誘電体層を通して除去する段階が前記溶解した除去可能な固体層を除去するために前記ウエハを真空の中に入れる段階を有する、前記方法。

【0027】(13) 基板の上に金属層を沈着する段階と、前記金属層の上に第1酸化物層を沈着する段階と、前記基板の一部分が露出されたまま、頂部を有するエッチングされた酸化物と金属導線とを作成するために、前記第1酸化物層と前記金属層とを予め定められたパターンにエッチングする段階と、前記エッチングされた酸化物と、前記金属導線と、前記基板の前記露出された部分との上に、除去可能な固体層を沈着する段階と、前記エッチングされた酸化物の少なくとも頂部から、前記除去可能な固体層を低くするために、前記除去可能な固体層の頂部を除去する段階と、前記除去可能な固体層の上と、少なくとも前記エッチングされた酸化物の上と、多孔質誘電体層を沈着する段階と、前記多孔質誘電体層の下の前記金属導線と前記エッチングされた酸化物の部分との間に空隙を作成するために、前記多孔質誘電体層を通して前記除去可能な固体層を除去する段階と、を有する、半導体装置の金属導線の間に空隙を作成する方法。

(14) 第13項記載の方法において、前記除去可能な固体層を除去する前記段階の後、前記多孔質誘電体層の上に非多孔質誘電体層を沈着する段階をさらに有する、前記方法。

(15) 第13項記載の方法において、前記エッチング段階の後、少なくとも前記金属導線の上に不活性化層を作成する段階をさらに有する、前記方法。

(16) 第15項記載の方法において、前記不活性化層が酸化物で構成される、前記方法。

(17) 第13項記載の方法において、前記除去可能な固体層を前記多孔質誘電体層を通して除去する前記段階が前記除去可能な固体層を蒸発させるために前記ウエハを酸素を含有する雰囲気中で加熱する段階を有する、前記方法。

(18) 第13項記載の方法において、前記除去可能な固体層を前記多孔質誘電体層を通して除去する前記段階が前記除去可能な固体層を溶解するために、前記多孔質通電体層を透過する溶媒を前記ウエハに与える段階と、前記溶解した除去可能な固体層を前記多孔質通電体層を通して除去する段階と、を有する、前記方法。

(19) 第18項記載の方法において、前記溶解した除去可能な固体層を前記多孔質通電体層を通して除去する段階が、前記溶解した除去可能な固体層を蒸発させるために前記ウエハを加熱する段階を有する、前記方法。

(20) 第18項記載の方法において、前記溶解した除去可能な固体層を前記多孔質通電体層を通して除去する段階が、前記溶解した除去可能な固体層を除去するために前記ウエハを真空の中に入れる段階を有する、前記方法。

(21) 基板の上に作成された金属導線と、前記金属導線の少なくとも一部分の間に空隙と、前記金属導線と前記空隙との上に10%~50%の多孔質通電体層と、前記多孔質通電体層の上の非多孔質通電体層と、を有する、金属導線の間に空隙を備えた半導体装置。

(22) 第21項記載の半導体装置において、前記金属導線の上にパターンに作成された酸化物をさらに有し、かつ前記パターンに作成された酸化物が前記金属導線と同じパターンを有し、かつ前記パターンに作成された酸化物が前記金属導線の高さの50%~100%のような高さを有する、前記半導体装置。

【0028】(23) 半導体装置の金属導線16の間に空隙22を作成する方法と、前記方法により製造された半導体装置が得られる。基板12の上に、金属層が沈着される。前記金属層がエッチングされて、金属導線16が作成される。前記金属導線16の間に、除去可能な固体層18が沈着される。前記除去可能な固体層18と前記導線16との上に、多孔質誘電体層20が沈着される。そして前記多孔質誘電体層20の下の前記金属導線16の間に空隙22を作成するために、前記除去可能な固体層18が前記多孔質誘電体層20を通して除去される。前記空隙は小さな誘電率を有し、その結果、前記金属導線の側壁静電容量値が小さくなる。

【0029】関連する出願の相互参照

共通に譲渡された下記の米国特許出願の内容は、参考と

して本出願の中に取り込まれている。

<u>TI ケー ス番号</u>	<u>シリアル番 号</u>	<u>受付日</u>	<u>発明人</u>	<u>名称</u>
TI-18509	08/137,658	10/15/93	ジェング (Jeng)	ライン間の静電容量減少 のための平坦化された構 造体(Planarized Struc- tuue Line-to-Line Cap- acitance Reduction)
TI-18867	08/201,679	2/25/94	ジェング (Jeng) ほ か	小さい隙間を低誘電率材 料で選択的充填(Select- ive Filling Narrow Gaps with Low-dielect- ric-constant material- s)
TI-18929	08/202,057	2/25/95	ジェング (Jeng)	埋め込まれた低誘電率絶 縁体を備えた平坦化され た多重レベル相互接続方 式(Planarized Multile- vel Interconnect Sche- me with EmbeddedLow- Dielectric-Constant Insulators)
TI-19068	—	4/28/94	チョー (Cho)	VLSI への応用におけ る低誘電率絶縁体 (Low- Dielectric Constant Insulators in VLSI applications)
TI-19071	—	4/27/94	ハーブマ ン(Have- mann)	ポリマ材料の中の孔形成 (Via Formation in Polymeric Materials)
TI-18941	—	5/20/94	グナーデ (Gnade) ほか	電子装置への応用のため の低誘電率材料(A Low DielectricConstant Material for Electoro- nics Applications)
TI-19072	—	5/20/94	ハーブマ ン(Have- mann) ほ か	集積された低密度誘電体 を備えた相互接続構造体 (Interconnect Structu- re with an Integrated Low Density Dielectric )

【0030】本出願と同時に受け付けられた本発明人による下記の米国特許の内容もまた、参考として本出願の

中に取り込まれている。

<u>TI ケース番号</u>	<u>発明人</u>	<u>名称</u>
TI-19073	ティゲラール (Tigelaar) ほ か	空隙誘電体を用いた時導線間漏洩の抑止 (Suppression of Interlead Leakage when using Airgap dielectric)
TI-19154	ツウ(Tsu)	アルミニウム導線を強化ガスと反応することによるアルミニウム相互接続線の信頼性の増進(Reliability Enhancement of



## Aluminium interconnects by Reacting

- 1 5 -

## Aluminium Leads with a Strengthening Gas)

TI-19253

ハーブマン  
(Havemann)

サブミクロン相互接続体の選択的空隙充填のための2段階金属エッチング処理工程とそれによる構造体(Two-step Metal Etch Process for Selective Gap Fill of Sub-micron Interconnects and Structure for Same)

TI-19179

グナーデ  
(Gnade) ほか

混合しないゾル・ゲル処理工程による低誘電率層(Low Dielectric Constant Layers via Immiscible Sol-gel Processing)

## 【図面の簡単な説明】

【図 1】 1つの典型的な装置に適用した本発明の第1実施例の種々の段階を示した、半導体装置の一部分の横断面図であって、A～Fは順次の段階の図。

【図 2】 本発明の第2実施例の図。

【図 3】 本発明の種々の段階を説明する流れ図。

【図 4】 金属導線の上に沈着された不活性化層を有することを特徴とする実施例の図であって、Aは第3実施例の図、Bは第4実施例の図。

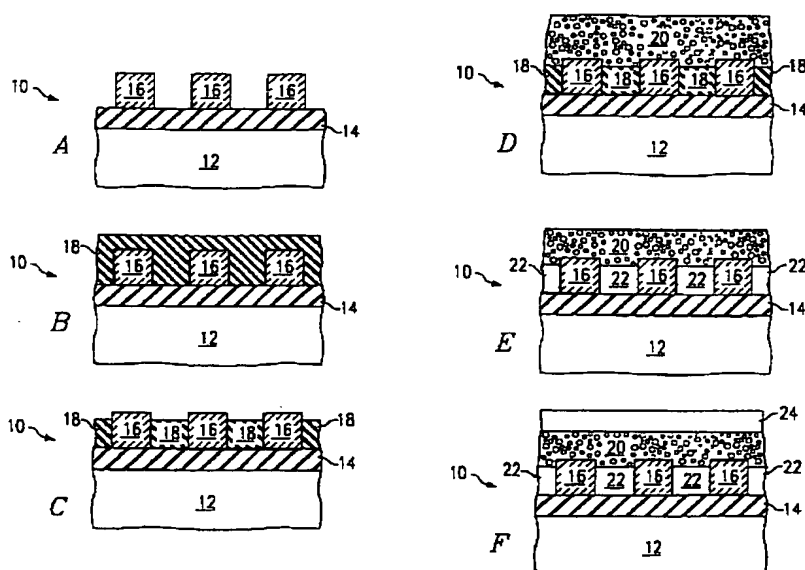
【図 5】 1つの典型的な装置に適用した本発明の第5実施例の種々の段階を示した、半導体装置の一部分の横断面図であって、A～Dは順次の段階の図。

【図 6】 金属導線と第2酸化層のエッチングされた部分と第1酸化層との上に沈着された不活性化層を有することを特徴とする第6実施例の図であって、A～Bは順次の段階の図。

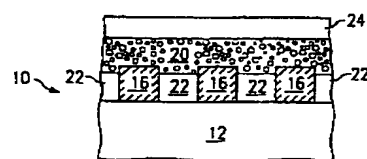
## 【符号の説明】

- 1 2 基板  
1 6 金属導線  
1 8 除去可能な固体層  
2 0 多孔質誘電体層  
2 2 空隙  
2 4 非多孔質誘電体層

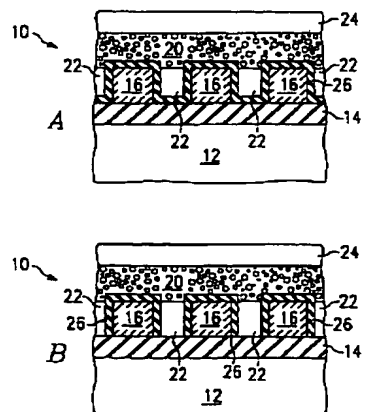
【図 1】



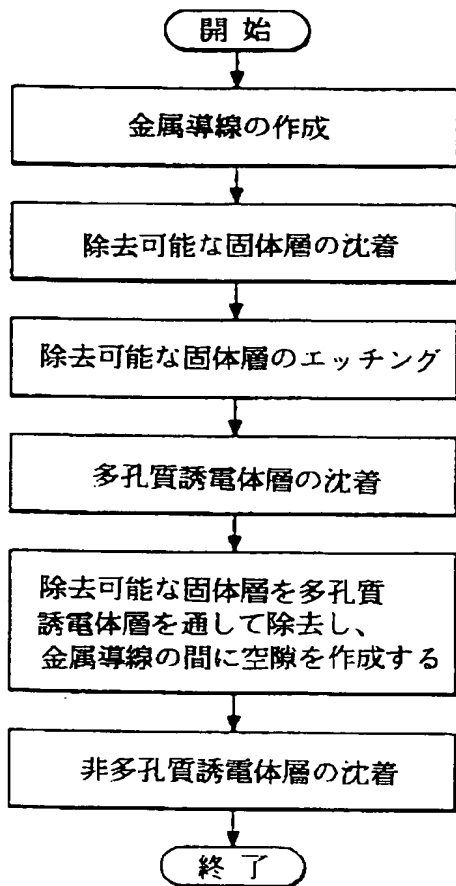
【図 2】



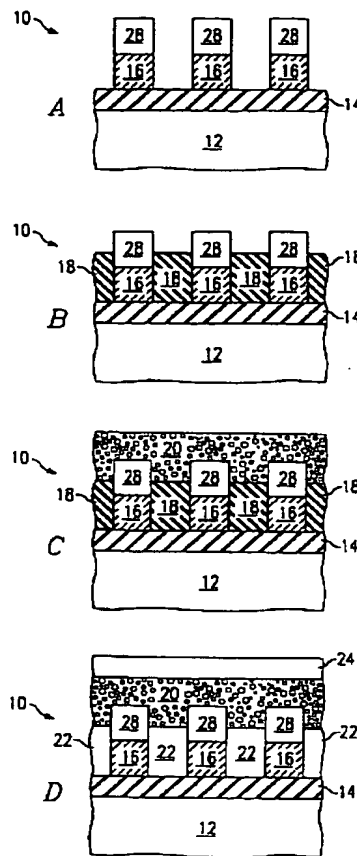
【図 4】



【図 3】



【図 5】



【図 6】

